

光電子集積化へ向けた 3 次元光配線技術

アイオーコア株式会社
竹村浩一

1. はじめに

ICT 社会に欠かせないデータセンターや科学技術計算等を行うスーパーコンピュータでは多数の計算機がネットワークで接続された構造になっており、その実効性能向上にはこれらコンピュータシステム内の通信帯域（通信速度）向上が必要不可欠となっている。高速・大容量伝送が可能な光ファイバを使った光インターコネクションは、このようなコンピュータシステム内のネットワークに広く用いられている。

この光インターコネクションにおいて、現在はプラグブル光モジュールが一般的に利用されている。これは、光トランシーバがフロントパネルのソケットに挿抜可能な形状になっており、筐体内ではホスト LSI までプリント基板を使った電気配線が使用される。しかしながら、伝送速度の向上により、数 10cm の長さのプリント基板上配線の伝送損失が広帯域化の制限や消費電力増加の原因となってきた。そのため光インターコネクションの実装形態は、光トランシーバ機能をフロントパネルから筐体内に配置し、オンボードやコパッケージと呼ばれる LSI により近い場所で電気信号と光信号の変換を行い、電気配線を短縮する方向へ技術が進んできている(図 1)。

近年では特にデータセンターのスイッチ ASIC (Application Specific Integrated Circuit) の帯域増加が著しく、既に 51.2 Tb/s の帯域幅を有するスイッチ ASIC が出荷されている。さらに、102.4 Tbp/s 超の広帯域を実現するデバイスやその実装形態の開発や議論も進められている。このような広帯域なアプリケーションでは、コパッケージドオプティクス (CPO; Co-Packaged Optics) と言われる、光トランシーバが LSI パッケージ内で集積化した実装形態の実現が期待されている。その CPO の形態では、データ伝送の高速化や低消費電力化に対応して、小型光トランシーバモジュールがパッケージに集積される Gen1 からトランシーバチップが実装される Gen2、そして LSI と光トランシーバチップが直接実装される Gen3 へと進んでいくと予想されている(図 2)²⁾。

これらの実装形態を実現するために、我々は、シリコン(Si)フォトリソ技術を用いた光集積回

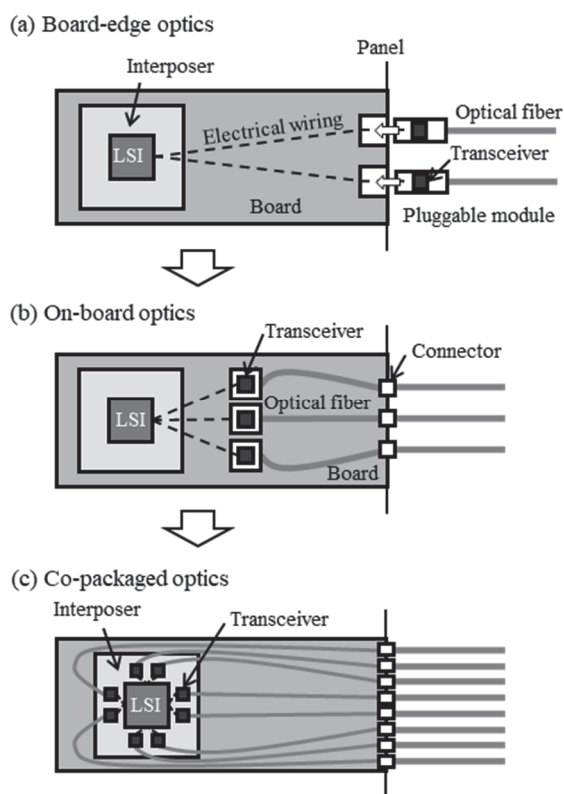


図 1 光トランシーバの実装形態